

Löten – Anspruch und Wirklichkeit

Ein wiederholtes Mal widmet die PLUS ein Heft dem Schwerpunkt ‚Löten‘ – nicht weil uns die Themen ausgegangen sind, sondern weil diese AVT stets neue technologische Facetten aufzeigt, die Fertigungsaspekte und Qualitätsmerkmale gleichwohl betreffen. Sehr deutlich ist dies in den Vorträgen und Diskussionen des Berliner Technologieforums 2014 geworden, das sich mit der stetigen Miniaturisierung der Komponenten befasste. Das Shrinking der Bauelemente erfordert eine intensive Auseinandersetzung mit dem Design von LP und BE gleichermaßen, wie R. Taube am Beispiel von BTC in seinem Vortrag ‚Design für μ -Components‘ ausführte. Vorgaben in Richtlinien und Spezifikationen reichen hier bei Weitem nicht aus. Im Workshop der Professoren Albrecht, Nowotnick und Villain wurde deutlich, dass Methoden und Definitionen zur Bestimmung der Zuverlässigkeit ebenfalls angepasst werden müssen, wenn die Dimensionen eines 03015 produktbestimmend werden.

Sehr groß neben sehr klein kann durchaus die Regel auf der elektronischen BG sein, insbesondere wenn es sich um Leistungselektronik handelt. In seinem Artikel zum Selektivlöten vermittelt J. Friedrich wesentliche Erkenntnisse über Designmerkmale und Verfahrensparameter, die zu einem optimalen Lötresultat bei großen thermischen Massen führen. M. Reichenberger ergänzt hierzu seine Ergebnisse zur Performance von Flussmitteln. Bei besonderen

Applikationen muss auf das Flussmittel vollständig verzichtet werden; wie Plasma dabei helfen kann, führt D. Buße in seinem Beitrag aus. Nach wie vor ist das Thema Voids ein ‚Dauerbrenner‘, mit dem sich



Forschung und Technik in unterschiedlicher Weise auseinanderzusetzen. S. Wege demonstriert eine Methode zur Void-Reduktion und P. Wild diskutiert Ergebnisse aus dem AiF-Forschungsvorhaben (17044N) POLMID, das sich mit der Porenbildung in LDS-MID-Lötstellen beschäftigt. Die Motivation zur Void-Reduktion ergibt sich aus den jeweils unterschiedlichen Anforderungen an die Zuverlässigkeit. Bei Leistungselektronik-Applikationen können Voids zu erheblichen Defiziten der Lebensdauer führen.

Mit einem fertigungstechnischen Aspekt des MID-Lötens hat sich das vom BMBF geförderte Verbundprojekt (16SV5153) ‚PRONTO-R2R von MID-basierten Mikrosystemen‘ beschäftigt. Im zugehörigen Artikel wird eine mögliche Lösung für eine Reel-to-Reel-Verkettung vorgestellt, die das Hauptproblem der Verknüpfung des sequenziellen Pastenauftrag- und SMD-Bestückprozesses mit dem kontinuierlichen thermodynamischen Reflow-Lötprozess in geschickter Weise löst.

Bleiben Sie neugierig!

Dr. Hans Bell

Rehm Thermal Systems GmbH