

Es werde Licht...

Das Bestreben, Verbindungen in der Elektronik optisch statt elektrisch zu realisieren, ist nicht neu. Optische Backplanes sind mittlerweile Stand der Technik. Auch wenn es die gute alte kupferbasierte elektrische Verbindung immer wieder geschafft hat, ihre bereits vorhergesagten Bandbreiten- und Geschwindigkeits-Limitierungen zu überwinden und damit unter gleichzeitiger Ausspielung ihrer Kostenvorteile gegenüber der optischen Alternative diese in Schach zu halten, so gibt es doch viele weitere Vorteile der optischen AVT. Dazu gehören die EMV-Eigenschaften und der geringere Energiebedarf.

Natürlich sind viele technologische Herausforderungen zu lösen. Die immer noch notwendige Wandlung elektrisch/optisch und optisch/elektrisch und die Anbindung zwischen Komponenten und Leitstrukturen, die Ein- und Auskopplung von Signalen, die erforderliche Genauigkeit bei der Positionierung sind nur einige Aspekte.

Der Beitrag ‚Heterogene elektro-optische Plattform für vertrauenswürdige quelloffene Prozessoren‘ in der Rubrik ‚Forschung & Technologie‘ (S. 332) zeigt eindrucksvoll, welche weiteren Möglichkeiten sich mit dem Übergang zur optischen Verbindungstechnik eröffnen. Die

Sicherung vorhandener Komponenten und Baugruppen gegen Manipulation der gehandhabten Daten ist angesichts steigender Cyberkriminalität von höchstem Interesse. Photonische integrierte Schaltkreise in Kombination mit Kryptographie-Möglichkeiten bieten hier ein Höchstmaß an Sicherheit. Im Förderprojekt ‚SILHOUETTE‘, auf dessen Arbeiten der Beitrag basiert, wurden hierfür anwendungsorientierte Technologien erarbeitet. Der nächste Entwicklungsschritt ist die Übertragung dieser Ergebnisse auf das Wafer-Level für eine noch höhere Integration.

Es gibt noch einen wichtigen Grund, solche Entwicklungen vehement voranzutreiben. Auch wenn aktuell hohe Investitionen internationaler Halbleiterhersteller in Deutschland avisiert sind, hängen wir und ganz Europa doch ‚am Tropf‘ asiatischer Chiplieferanten. Mehrere Beiträge im aktuellen Heft befassen sich mit der Situation auf dem Chipmarkt (S. 271, S. 278, S. 346). Neue Anwendungsfelder, neue Technologien und High-End-Komponenten hier am Standort zu entwickeln, aber dann auch hier zu fertigen und diese Kompetenz in der Hand zu behalten, das sollten unbedingte Ziele sein.



Prof. Dr.-Ing. Thomas Zerna
ZmP TU Dresden und Teil des Beirates der PLUS

